

МОДУЛЬ 7. СЧЕТЧИКИ И ДЕЛИТЕЛИ ЧАСТОТЫ

Блок 7.1. Общие сведения



Рис.7.1

Счетчик фиксирует число импульсов, поступивших на его вход. В интервалах между ними он должен хранить информацию об их числе. Поэтому счетчик выполняется на запоминающих элементах – триггерах. При этом совокупность единиц и нулей на выходах n триггеров (выходах счетчика) представляет собой n -разрядное двоичное число, однозначно определяющее количество прошедших на вход импульсов. Поэтому триггеры счетчика называют его разрядами.

Суммирующий счетчик увеличивает свое содержимое на единицу с поступлением каждого входного (счетного) импульса.

Вычитающий счетчик аналогично уменьшает свое содержимое на единицу.

Комбинация суммирующего и вычитающего счетчиков – реверсивный счетчик. Он может иметь два входа, на один из которых поступают импульсы, увеличивающие его содержимое (суммирующие импульсы), а на другой – вычитающие. В другом варианте реверсивный счетчик имеет один вход для суммирующих и вычитающих импульсов, а переключение с одного режима на другой осуществляется сигналом на специальном входе.

В счетчик каждого названного типа может предварительно заноситься число, для чего он имеет специальные входы.

Эта и другая классификация счетчиков, иллюстрируемая блок-схемой (рис. 7.1), будет подробно изложена далее.

Каждый разряд счетчика может находиться в двух состояниях. Число устойчивых состояний, которое может принимать данный счетчик, называют его емкостью, модулем счета или коэффициентом пересчета.

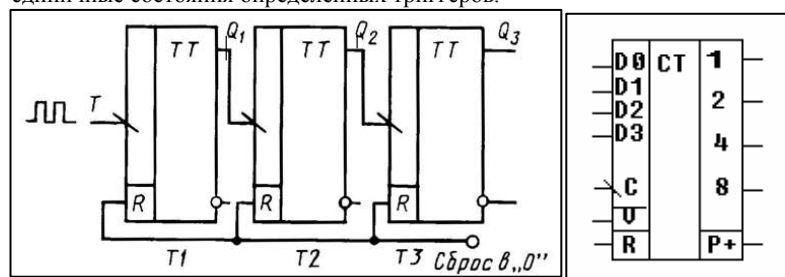
Другой основной параметр – быстродействие. Оно оценивается минимальным интервалом между двумя соседними импульсами, с поступлением каждого из которых счетчик способен изменить свое содержимое.

Счетчики являются атрибутом многих цифровых устройств различного назначения; это будет показано в третьей части учебника. Он может использоваться по прямому назначению – для счета поступающих на его вход импульсов и для деления их частоты следования.

Изучив материал данной темы, студент научится выбирать тип счетчика по его емкости, быстродействию, сложности исполнения (экономичности), согласуя его параметры с требованиями проектируемого устройства.

Блок 7. 2. Счетчики

Между собой триггеры счетчика соединяются таким образом, чтобы каждому числу поступивших импульсов соответствовали единичные состояния определенных триггеров.



а) Рис 7.2 б)

Счетчик, у которого при поступлении входного импульса переключающий перепад передается от предыдущего триггера к последующему, называют счетчиком с последовательным переносом, а когда переключающий перепад на все разряды поступает одновременно (или почти одновременно) – счетчиком с параллельным переносом. Счетчики могут выполняться только на счетных триггерах.

О состоянии разряда счетчика судят по потенциалу

на прямом выходе триггера.

В большинстве случаев счетчики строятся таким образом, чтобы записываемое в них число было выражено в натуральном двоичном коде. В таком коде “вес” единицы на прямом выходе младшего разряда равен единице, а в каждом последующем разряде вдвое больше, чем в предыдущем. В данном модуле рассматриваются именно такие счетчики.

7.2.1. Счетчики с последовательным переносом

Будучи счетным триггером, первый разряд счетчика переключается каждым входным импульсом. Каждый последующий разряд счетчика получает переключающий перепад (1/0 или 0/1) от предыдущего разряда – переключающий перепад распространяется вдоль цепочки триггеров счетчика последовательно.

Структура суммирующего счетчика. Схема такого счетчика приведена на рис.7.2,б. С поступлением каждого входного импульса число в счетчике увеличивается на единицу. Если в данном разряде присутствует 1, то под воздействием перепада, поступающего от предыдущего, он обнуляется, и единица переносится в следующий разряд. Если же в данном разряде 0, то в него записывается 1.

На рис. 7.2,б приведено изображение 4-х разрядного счетчика. На счетный вход C поступают импульсы. Логическая 1 на входе R сбрасывает все разряды счетчика в нуль. По входам предварительной установки D0...D3 в счетчик может быть записано число, его занесение должно сопровождаться логической 1 на входе разрешения U. Число, занесенное в счетчик, фиксируется на его выходах двоичным кодом с весами разрядов 1–2–4–8, что отмечено на правом поле рис. 7.2,б. На выходе P+ появляется лог. 1 с поступлением на вход 16-го импульса, т.е. вслед за тем, как предыдущими 15-ю импульсами все разряды счетчика были установлены в 1.

Суммирующий счетчик функционирует по правилам сложения двоичных чисел. Это легко проследить по временной диаграмме (рис. 7.3), где крестиками отмечены переключающие перепады 1/0. Рассмотрим действие на счетчик, к примеру, шестого импульса. По его спаду триггер Т1 устанавливается в 0, перепад 1/0 на его выходе Q1 переключает в 1 триггер Т2, а триггер Т3 остается в прежнем (единичном) состоянии, так как перепад 0/1 на выходе Q2 не является переключающим. Аналогично можно рассмотреть действие и других импульсов.

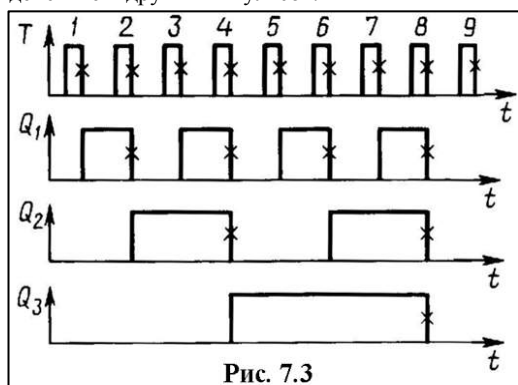


Рис. 7.3

Максимальное число, которое может содержать счетчик, на единицу меньше его емкости $N = K_{сч} - 1 = 2^n - 1$; так, максимальное число в трехразрядном счетчике (когда на всех прямых выходах разрядов присутствуют единицы) равно 7 ($2^3 - 1$).

В момент, предшествующий переключению очередного разряда, все предыдущие разряды счетчика находятся в состоянии 1.

Если в счетчике используются триггеры, переключающиеся перепадом 0/1, то вход последующего триггера нужно соединить с инверсным выходом предыдущего, на котором формируется этот перепад, когда по основному выходу триггер переключается из 1 в 0.

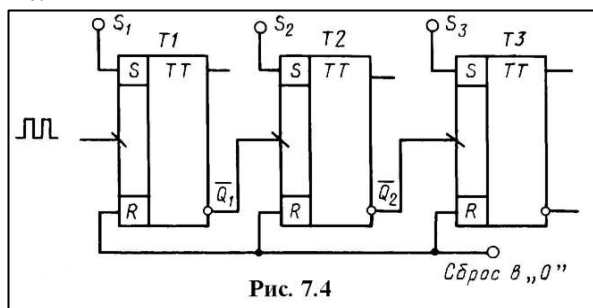


Рис. 7.4

Структура вычитающего счетчика. Схема вычитающего счетчика на триггерах, переключающихся перепадом 1/0, приведена на рис. 7.4. По входам S в разряды счетчика заносится двоичное число, из которого нужно вычесть число, представляемое количеством входных импульсов. При построении такого счетчика реализуется закономерность вычитания единицы из двоичного числа: первая единица, встретившаяся при просмотре этого числа справа налево, меняется на нуль, а все предшествующие нули меняются на единицы.

Это иллюстрируют приводимые примеры: $1002 - 0012 = 0112$ ($4 - 1 = 3$); $0102 - 0012 = 0012$ ($2 - 1 = 1$). Поэтому счетный вход триггера, переключающегося перепадом 1/0, надо соединить не с прямым выходом предыдущего триггера (как в режиме суммирования), а с его инверсным

выходом, на котором присутствует лог.1, когда триггер находится в нулевом состоянии. Действительно, пусть счетчик имеет два разряда, в которые занесены единицы (число 3). При этом на инверсных выходах разрядов присутствуют логические нули. Первый входной импульс переключает первый разряд счетчика в 0, и на его инверсном выходе возникает неперекрывающийся перепад 0/1 – второй разряд остается в прежнем состоянии. Второй входной импульс вновь переключает первый разряд, и на его инверсном выходе появляется переключающийся перепад 1/0, который устанавливает второй разряд в 0. Третий входной импульс опять переключает первый разряд, но теперь на его инверсном выходе формируется неперекрывающийся перепад 0/1, поэтому второй разряд остается в нулевом состоянии. В результате три входных импульса обнуляют двухразрядный счетчик, осуществив вычитание из него числа 3 (0112).

Следующий входной импульс, воздействуя на обнуленный счетчик, установит все его триггеры (как обычно, имеется в виду прямые выходы) в 1, т.к. при переключении каждого из них, начиная с первого, на инверсном выходе будет формироваться перепад 1/0, переключающий следующий разряд.

Структура реверсивного счетчика. Такой счетчик должен работать как на сложение, так и на вычитание. Из рассмотрения схем рис. 7.2 и 7.4 следует, что в суммирующем счетчике каждый последующий триггер получает информацию с прямого выхода предыдущего, а в вычитающем – с инверсного выхода, т.е. для перехода от сложения к вычитанию и обратно надо изменять подключение счетного входа последующего триггера к выходу предыдущего.

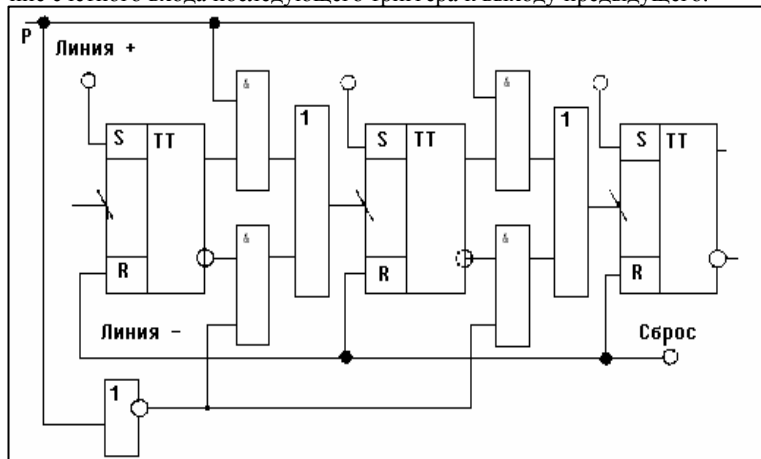


Рис. 7.5

Такая программа реализуется в схеме реверсивного счетчика (рис. 7.5). Счетный вход каждого триггера через диодный конъюнктор может присоединяться к прямому выходу предыдущего триггера (через конъюнктор верхнего ряда) или к инверсному выходу (через конъюнктор нижнего ряда). Чтобы осуществить суммирование, на линию сложения с входа Р подается 1, которой вводятся в действие конъюнкторы верхнего ряда. При этом на шине вычитания присутствует 0, за счет чего конъюнкторы нижнего ряда выключены. Вычитание осуществляется при $P=0$, т.е. с подачи 1 на линию вычитания и 0 на шину сложения.

Условное изображение реверсивного счетчика приведено на рис. 7.7,б.

Счетчики с последовательным переносом, имея простую структуру, обладают рядом недостатков. Один из

них состоит в относительно низком быстродействии: к k-му разряду переключающийся перепад проходит через k-1 предыдущих разрядов, поэтому интервал между соседними входными импульсами должен превышать $t_n(n-1)$, где t_n – время переключения триггера; n – число разрядов счетчика. Другим недостатком является то, что в ходе переключения младшие разряды счетчика при-

нимают уже новые состояния, в то время как старшие еще находятся в прежнем, т. е. при смене одного числа другим счетчик проходит ряд промежуточных состояний, каждое из которых может быть принято фиксирующим устройством за окончательное.

7.2.2. Счетчики с параллельным переносом

Ко всем разрядам такого счетчика информация о состоянии предыдущих разрядов поступает параллельно, также одновременно (параллельно) поступают к ним и счетные (входные) импульсы, доставляющие переключающие перепады. При этом переключающиеся разряды переходят в новые состояния одновременно. Изменение состояний разрядов обеспечивается логическими цепями, которые при поступлении входного импульса одни триггеры удерживают от переключения, а другим разрешают переключиться. Триггеры такого счетчика, кроме счетного, должны иметь информационные входы, на которые поступают разрешения или запреты с логических цепей.

Структура суммирующего счетчика. В соответствии с временными диаграммами (см. рис. 7.3) очередной разряд суммирующего счетчика должен переключаться входным импульсом в 1, когда все предыдущие разряды уже находятся в этом состоянии. Такое условие выполнится, если на информационный вход каждого триггера подать конъюнкцию сигналов с прямых выходов предыдущих триггеров. Действительно, с конъюнктора на информационный вход триггера поступит разрешающая переключение 1, если все предыдущие триггеры находятся в 1, и по сигналу на счетном входе он переключится.

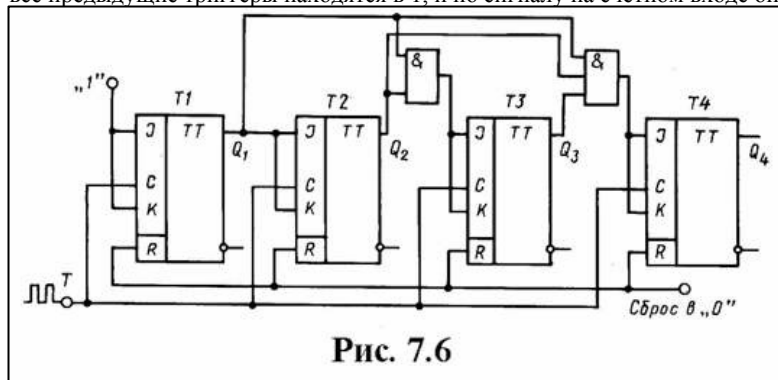


Рис. 7.6

На рис. 7.6 представлена функциональная схема четырехразрядного счетчика с параллельным переносом на JK-триггерах. На тактовые входы С всех триггеров счетные импульсы поступают одновременно с входа Т. Информационные входы J и К каждого триггера объединены, что создает предпосылку для его установки в счетный режим. Триггер Т1 переключается каждым счетным импульсом, так как на его входы J и К постоянно подается 1. Каждый из последующих триггеров переключается счетным импульсом, когда на его объединенные входы J и К с прямых выходов предыдущих триггеров поступает логическая 1, устанавливая его в счетный режим.

Недостатком многоразрядного счетчика такого типа

является необходимость иметь конъюнкторы с большим количеством входов. Замена многоразрядных конъюнкторов двухвходовыми может быть легко выполнена читателем.

Структура вычитающего счетчика. Так как переключение разрядов счетчика на JK-триггерах происходит при поступлении лог. 1 на объединенные J-и K-входы, то и в данном случае ее следует снимать с выходов конъюнкторов, на входах которых собираются логические единицы. Аналогично вычитающему счетчику с последовательным переносом их следует снимать с инверсных выходов предыдущих разрядов. Это будет показано на схеме реверсивного счетчика.

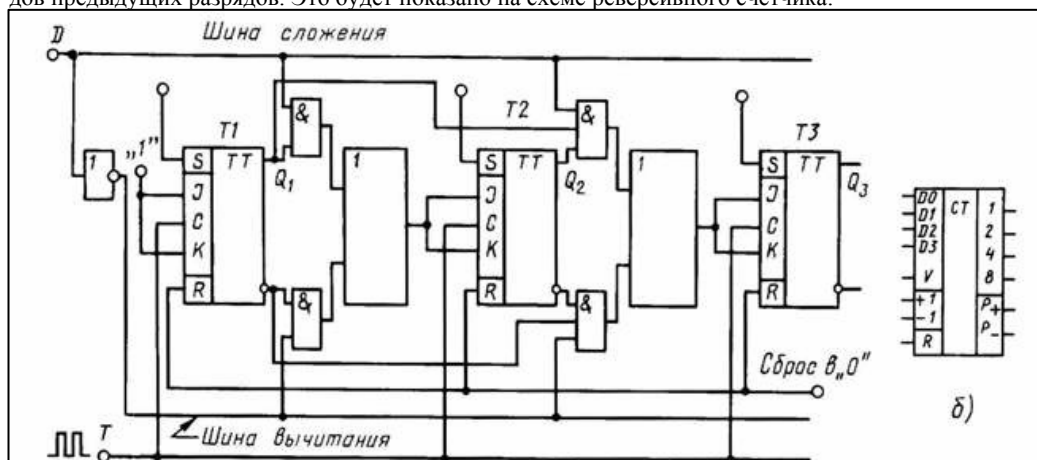


Рис. 7.7.

Структура реверсивного счетчика. Структура такого счетчика подобна структуре аналогичного суммирующего счетчика (рис. 7.7, а). Логические цепи, реализованные на конъюнкторах, обеспечивают счетный режим тем разрядам, которые с поступлением переключающего импульса должны изменить свое состояние. На рис. 7.7, б приведено условное изображение одного из типов реверсивных счетчиков. На входы +1, -1 подают

счетные импульсы соответственно в режимах сложения и вычитания. С поступлением импульса на вход разрешения V через входы предварительной записи D0..D3 в счетчик может быть записано число.

Реверсивные счетчики с параллельным переносом могут иметь один счетный вход, на который поступают импульсы как при сложении, так и при вычитании. При этом выбор режима (аналогично счетчику с последовательным переносом) осуществляется соответствующим потенциалом на входе разрешения С.

7.2.3. Расширение емкости счетчиков

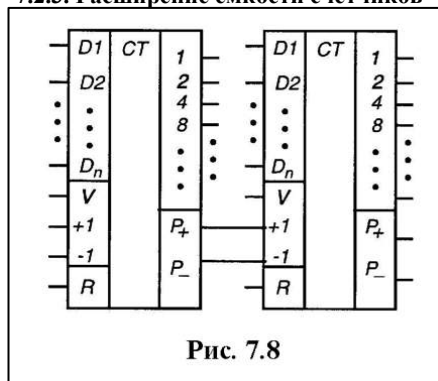


Рис. 7.8

При переполнении суммирующего счетчика на выход прямого переноса P+ (рис. 7.8) проходит импульс с входа +1. Он может быть записан в другой счетчик с тем, чтобы не потерять информацию о числе импульсов, прошедших на входе первого счетчика. Так, например, девять импульсов на входе предварительно обнуленного десятичного счетчика (с емкостью, равной десяти) устанавливаются в 1 все его разряды. Десятый импульс обнуляет счетчик, и с выхода P+ единица переносится во второй десятичный счетчик, в котором ее вес равен десяти.

Импульс, поступающий на вход -1 после обнуления счетчика в режиме вычитания, устанавливает в 1 все его разряды и проходит на выход обратного переноса P-. Он может вычесть единицу из другого счетчика и тем самым не исказит результат. Пусть, к примеру, в первый десятичный счетчик было исходно занесено число 9, а во второй, соединенный последовательно с ним, 2, т. е. полное число составляло 29. Девятым импульсом на входе -1 первый счетчик обнулится, десятый импульс вновь запишет в него 9, а с выхода P- из второго счетчика спишется единица - в двух счетчиках останется

число 19, что соответствует разности $29 - 10$.

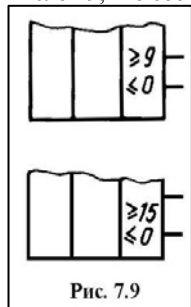


Рис. 7.9

В условных обозначениях конкретных типов счетчиков выходы переносов маркируют знаками $>$, $<$ и стоящими рядом числами. Так, у десятичного счетчика символы $P+$ и $P-$ заменяются соответственно на >9 и <0 , а у двоичного счетчика с $K_{сч} = 16$ на >15 и <0 (рис. 7.9).

Вопросы для самоконтроля

1. Введите в компьютер "вес" единицы в младшем разряде каждого из трех 4-х разрядных счетчиков.
2. Введите в компьютер содержимое предварительно обнуленного 3-х разрядного вычитающего счетчика после поступления на его вход одного импульса.
3. Введите в компьютер содержимое каждого из трех последовательно соединенных 4-х разрядных предварительно обнуленных счетчиков после поступления на вход первого счетчика 1000 импульсов.
4. В два 4-х разрядных вычитающих последовательно соединенных счетчика занесено число 180. Введите в компьютер содержимое обоих счетчиков после поступления на вход первого из них 45 импульсов.
5. В вычитающий счетчик занесено число 12. Введите в компьютер количество импульсов, которое должно поступить на его вход, чтобы на выходе переноса $P-$ появился импульс.

Блок 7.3. Делители частоты

Счетчики, структура которых была рассмотрена ранее, обнуляются после поступления на вход каждой серии из $2n$ импульсов (где n – число разрядов), после которой на выходе его старшего разряда заканчивается один импульс. Такой счетчик является делителем частоты с коэффициентом $2n$. Однако чаще требуются делители с коэффициентом, отличным от $2n$. Некоторые из них будут рассмотрены ниже.

7.3.1. Делитель с фиксированным коэффициентом деления

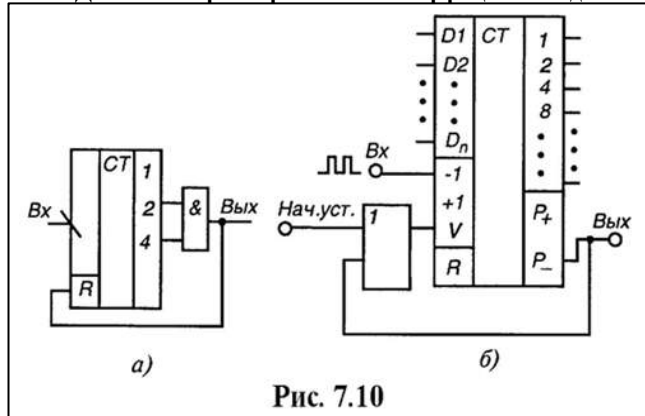


Рис. 7.10

Принцип действия такого делителя состоит в том, что по достижении определенного состояния, соответствующего выбранному $K_{дел}$, он принудительно обнуляется, чем исключаются избыточные состояния.

На рис. 7.10,а приведена схема такого трехразрядного делителя (счетчика) с $K_{дел} = 6$. После поступления на вход шести импульсов на выходах второго и третьего разрядов устанавливаются единицы, благодаря чему единицей с выхода конъюнктора счетчик будет сброшен в 0. При этом на выходе третьего разряда потенциал $U1$ появляется с поступлением четвертого входного импульса, а потенциал $U0$ – с поступлением шестого. Перепад $1/0$ на выходе конъюнктора, свидетельствующий о том, что на входе делителя прошло шесть импульсов, может быть использован для воздействия на следующий делитель частоты.

7.3.2. Делитель с устанавливаемым коэффициентом деления.

У такого делителя можно менять коэффициент деления в широких пределах, не изменяя каждый раз схему. Выполняется он на счетчике, имеющем входы предварительной записи (рис. 7.10,б). На выход переноса $P+$ проходит входной импульс, осуществляющий обнуление (переполнение) счетчика, а на выход заема $P-$ проходит входной импульс, поступающий вслед за осуществившим обнуление. Так как в данном случае (рис. 7.10,б) задействован выход заема, то с учетом предыдущего замечания коэффициент деления $K_{дел} = N + 1$, а $N = K_{дел} - 1$ – число, которое должно быть предварительно занесено в счетчик по входах $D0...Dn$. С приходом на вход разрешения предварительной записи (V) импульса "Начальная установка" двоичный код числа N записывается в счетчик. Входные импульсы на вычитающем входе уменьшают содержимое счетчика. Когда на вход поступят $N = K_{дел} - 1$ импульсов, счетчик обнулится. Следующий N -ый импульс пройдет на выход $P-$ (на выход делителя), а также на вход V , вновь разрешая занесение в счетчик числа N . Таким образом, N импульсам на входе будет соответствовать один импульс на выходе. Изменяя предварительно заносимое в счетчик число N , можно менять коэффициент деления $K_{дел}$.

Аналогично можно организовать делитель с коэффициентом $K_{дел}$, подавая входные импульсы на вход суммирования и связывая с входом V выход переноса $P+$. При этом на входах $D0...Dn$ должно быть занесено число $N = C - K_{дел}$, где C – емкость счетчика (количество входных импульсов, поданных на обнуленный счетчик, которым он вновь обнуляется).

Особое место среди делителей занимают десятичные (декадные) делители, имеющие коэффициент деления $K_{дел} = 10$. Десятичные делители позволяют представить число поступивших импульсов десятичными разрядами (числа в которых не превышают 910 и представлены двоичным кодом) – в двоично-десятичном коде. Для получения указанного значения $K_{дел}$ такой делитель содержит четыре триггера, избыточные состояния которых исключают тем или иным образом.

Для получения коэффициента деления, большего того, что может обеспечить один делитель, их соединяют последовательно (аналогично тому, как расширяют емкость счетчика). Соединенные таким образом десятичные делители представляют в двоично-десятичном коде многоразрядное двоичное число.

Вопросы для самоконтроля

6. На 4-х разрядном суммирующем счетчике должен быть реализован делитель частоты с принудительным обнулением с коэффициентом пересчета $K = 11$. Введите в компьютер разрядность, которую должен иметь элемент И делителя.
- Введите в компьютер число, которое должно заноситься в вычитающий счетчик перед каждым циклом деления, чтобы делитель с устанавливаемым коэффициентом деления имел его равным $K = 10$.

Задачи к модулю “Счетчики и делители частоты”

Составьте схему устройства, выходным компонентом которого является дешифратор, по выходам которого должна перемещаться логическая 1 (“бегущая единица”).

На 4-х разрядных суммирующих счетчиках составьте схему делителя частоты с фиксированным коэффициентом деления, равном 60.

На 4-х разрядных вычитающих счетчиках составьте схему делителя с устанавливаемым коэффициентом деления, равном 60.

Составьте схему 2-х разрядного суммирующего счетчика, разряды которого переключаются перепадом 0/1.

Составьте схему 2-х разрядного вычитающего счетчика, разряды которого переключаются перепадом 0/1.

Заключение по теме модуля “Счетчики и делители частоты”

Счетчики выполняются на запоминающих элементах- счетных триггерах. Они делятся на суммирующие, вычитающие и реверсивные. В счетчиках с последовательным переносом переключающий перепад распространяется последовательно от разряда к разряду. В счетчиках с параллельным переносом этот перепад поступает одновременно на все разряды.

При одинаковой элементной базе счетчики с параллельным переносом обладают большим быстродействием, чем счетчики с последовательным переносом, но имеют более сложную схему за счет логических цепей, обеспечивающих переключение разрядов в соответствии с правилами арифметических действий.

Делители частоты реализуются на счетчиках и могут иметь фиксированный и устанавливаемый коэффициент пересчета.

При необходимости увеличить емкость или коэффициент деления счетчики соединяют последовательно.

Указания к вопросам и задачам

Указание к вопросу 3. В каждый последующий счетчик заносится единица после поступления 16 (24) импульсов на вход предыдущего.

Указание к вопросу 6. Определите разрядность числа, соответствующего заданному коэффициенту пересчета.

Указание к вопросу 7. Вспомните, какое число входных импульсов проходит между обнуленным состоянием счетчика и появлением импульса на выходе Р– .

Указание к задаче 1. Подумайте, как можно последовательно возбуждать выходы дешифратора.

Указание к задаче 2. Примите во внимание “вес” единицы в младшем разряде каждого счетчика.

Указание к задаче 3. Воспользуйтесь указаниями к предыдущей задаче и к вопросу 7.

Литература

1. Калабеков Б.А. Цифровые устройства и микропроцессорные системы – М.: Телеком, 2000г.,с. 131...142.
2. Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре – Л.: Энергоиздат , 1986 г., с.199...236.
3. Фролкин В.Т., Попов Л.Н. Импульсные и цифровые устройства – М.: Радио и связь, 1992 г., с. 248...264.
4. Потемкин И.С. Функциональные узлы цифровой автоматики – М.: Энергоатомиздат, 1988 г., с. 252...276.
5. Сайт в интернете: WWW. abc. WSV.ru
6. Сайты в интернете : rff.tsu.ru, pub. mirea. ac. ru, foroff. phys. msu.ru